

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

SEMICONDUCTOR SUBSTRATE

Patent Number: JP61141116
Publication date: 1986-06-28
Inventor(s): OSHIMA HIROYUKI; others: 03
Applicant(s): SEIKO EPSON CORP
Requested Patent: JP61141116
Application Number: JP19840263364 19841213
Priority Number(s):
IPC Classification: H01L21/20; H01L21/205; H01L29/80; H01S3/18
EC Classification:
Equivalents:

Abstract

PURPOSE: To contrive the improvement in crystallizability of a Ge thin film by alleviating the mismatching of the lattice by changing a composition ratio x of the $\text{Si}_{1-x}\text{Ge}_x$, which is arranged between an Si substrate and a Ge thin film as a buffer layer, from $x=0$ to $x=1$ continuously and monotonously from the Si substrate side toward the Ge thin film.

CONSTITUTION: On an Si substrate 101, an $\text{Si}_{1+x}\text{Ge}_x$ thin film 102 which is to be a buffer layer is formed and a Ge thin film 103 and a GaAs thin film 104 are formed on that. A composition ratio x of the $\text{Si}_{1-x}\text{Ge}_x$ thin film is $x=0$, i.e., the composition of Si in the position where it contacts with the underlying Si substrate 101, and $x=1$, i.e., the composition of Ge in the position where it contacts with the Ge thin film 103 above. Between them, a value of x changes continuously and monotonously from 0 to 1 and the mismatching between Si and Ge is alleviated. The $\text{Si}_{1-x}\text{Ge}_x$ thin film can be formed by a reduced CVD method using monosilane gas and german gas. As the composition ratio x is controlled by a flow ratio of the gas, it can be changed as it is desired by changing a gas flow ratio continuously and monotonously.

Data supplied from the esp@cenet database - I2

(3)

⑩ 日本国特許庁 (JP)
 ⑫ 公開特許公報 (A)

⑪ 特許出願公開

昭61-141116

⑬ 公開 昭和61年(1986)6月28日

⑮ Int.Cl.⁴H 01 L 21/20
21/205
29/80
H 01 S 3/18

識別記号

庁内整理番号

7739-5F
7739-5F
7925-5F
7377-5F

審査請求 未請求 発明の数 1 (全3頁)

④ 発明の名称 半導体基板

⑪ 特 願 昭59-263364

⑫ 出 願 昭59(1984)12月13日

⑬ 発明者	大島 弘之	藤訪市大和3丁目3番5号	株式会社藤訪精工舎内
⑭ 発明者	岩野 英明	藤訪市大和3丁目3番5号	株式会社藤訪精工舎内
⑮ 発明者	小松 博志	藤訪市大和3丁目3番5号	株式会社藤訪精工舎内
⑯ 発明者	恒川 吉文	藤訪市大和3丁目3番5号	株式会社藤訪精工舎内
⑰ 出願人	セイコーエプソン株式会社	東京都新宿区西新宿2丁目4番1号	
⑲ 代理人	弁理士 最上 務		

明細書

1. 発明の名称

半導体基板

2. 特許請求の範囲

(1) Bi単結晶基板上に $Bi_{1-x}Ge_x$ 薄膜を有し、該 $Bi_{1-x}Ge_x$ 薄膜上に Ge 薄膜を有し、該 Ge 薄膜上に $GaAs$ 薄膜を有することを特徴とする半導体基板。

(2) 前記 $Bi_{1-x}Ge_x$ 薄膜の組成比 x を、膜厚方向に対しても、 $x = 0$ から $x = 1$ まで連続的かつ單調に変化させることを特徴とする特許請求の範囲第1項記載の半導体基板。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、化合物半導体ゲバイス用の半導体基板に関するもの。

〔従来の技術〕

近年、 $GaAs$ を始めとする化合物半導体材料を

用いたゲバイスの研究が活発に行なわれている。これには、高純度で欠陥密度の小さい単結晶半導体基板が不可欠である。

従来、化合物半導体の単結晶基板としては、 Ge か InP が用いられているが、基板サイズが小さい上に高価であるという難点を抱えているため、 Si 単結晶基板上に $GaAs$ の単結晶薄膜をエピタキシャル成長させ、これを化合物半導体ゲバイス用の単結晶基板として用いようとする試みが行なわれている(例えば、Extended Abstracts of the 16th (1984 International) Conference on Solid State Devices and Materials, p. 115, 1984)

第2回は、この従来の半導体基板の構成を示す断面図である。 Bi 単結晶基板 201 上に Ge 薄膜 202 が形成され、さらに該 Ge 薄膜上に $GaAs$ 薄膜が形成されている。

〔発明が解決しようとする問題〕

しかし、このように構成された従来の半導体基板は次のような欠点を有している。すなわち、下の表1に示すように、 Ge と $GaAs$ の子定数及び

線膨張係数は非常に良く一致し、簡めて良好な結晶成長が可能であるが、BiとGeは格子定数が約4%、線膨張係数が約1.8倍、それそれ異なるため、Bi上のGe薄膜のエピタキシャル成長は簡めて困難である。このため、Bi上のGe中Kは多くて困難である。このため、Bi上のGe中Kは多くの転位が存在し、界面単位密度も高い。これらは

	Bi	Ge	GeAs
格子定数 (Å)	5.43	5.657	5.653
線膨張係数 ($\times 10^{-5}$ /deg)	3.7	6.7	6.7

表 1

Ge上に形成されるGeAs薄膜の結晶性にも悪影響を与えた。欠陥密度の低い少留なGeAs薄膜を実現することができた。

本発明はこのような従来の問題点を解決するものであり、その目的とするところはBi基板上に結晶性の良好なGeAs薄膜を有する半導体基板を提供することにある。

〔問題点を解決するための手段〕

本発明は前記Bi基板と前記Ge薄膜の間に、

る。またBi-Ge-S薄膜の組成比 α は、下のBi基板101と接する位置では $\alpha=0$ 、すなわちBiの組成となっており、上のGe薄膜103と接する位置では $\alpha=1$ 、すなわちGeの組成となっている。その間では、 α の値は0から1まで連続的かつ單調に変化し、BiとGe間の不整合を緩和している。上部のBi-Ge-S薄膜は、例えばセノシラン(Bi₂S₃)ガスとグルマン(Se₂Br₂)ガスを用いて減圧CVD(化学気相成長)法により形成することができる。組成比 α はそれぞれのガスの流量比により調節されガス流量比を連続的かつ單調に変化させることにより組成比 α を所望通りに変えることができる。

第3図は、本発明による半導体基板における格子定数の深さ分布を模式的に示すグラフである。縦軸は格子定数であり、横軸は深さ方向の位置を表わしている。点AはBi基板とBi-Ge-S薄膜との界面を、点BはBi-Ge-S薄膜とGe薄膜との界面を、点CはGe薄膜とGeAs薄膜との界面を、それぞれ示している。図より明らかのように、Bi基板の格子定数とGe薄膜の格子定数の差を、バ

Bi-Ge-S薄膜をバッファ層として設けたことを特徴とする。また、該Bi-Ge-S薄膜の組成比 α をBi基板側からGe薄膜に向けて、 $\alpha=0$ から $\alpha=1$ まで連続的かつ單調に変化させたことを特徴とする。

〔作用〕

本発明の上記の構成によれば、格子不整合の大きいBi基板とGe薄膜の間に、両者の中间的な性質を有するBi-Ge-S薄膜を設けるため、格子不整合が緩和される。また、組成比 α を連続的に変化させることにより、Biの組成からGeの組成に至るまでBi-Ge-S薄膜の組成がなめらかに変化し、より一層、格子不整合を緩和することができる。このため、Bi上に形成されたGe薄膜の結晶性を著しく改善することができる。

〔実施例〕

第1図は、本発明の実施例における半導体基板の断面図である。Bi基板101上に、バッファ層となるBi-Ge-S薄膜102が形成されており、その上にGe薄膜103とGeAs薄膜104が形成されてい

フ層のBi-Ge-S薄膜が徐々に緩和している。従来は、バッファ層となるBi-Ge-S薄膜が存在しなかつたために、点Aと点Bが一致しており、格子定数が不連続に変化し、Ge薄膜とGeAs薄膜の結晶性に悪影響を及ぼしていた。

〔発明の効果〕

本発明は以下に述べるような効果を有している。第1に、Bi基板上に結晶性の優れたGeAs薄膜を形成することができる。これは、前述の如く、バッファ層としてBi-Ge-S薄膜を設けたことによる。これによりBi基板上のGe薄膜の結晶性が改善され、この結果、欠陥密度の小さい良好なGeAs薄膜を形成することができる。

第2に、上記に伴って、Bi基板上にGeAsを用いた化合物半導体デバイスを形成することができる。このようなデバイスとしては、半導体レーザなどの発光デバイスや、トランジスタなどの高速デバイスが挙げられる。発光デバイスでは、GeAs薄膜中の結晶欠陥は非発光再結合中心となるため効率の低減(出力の減少)やしきい値電流の増大

などの悪影響を及ぼす。高速デバイスでは、GaAsなどの結晶欠陥はキャリアの散乱源となるため薄膜中の結晶欠陥はキャリアの散乱源となるため移動度の減少（動作速度の低下）などの悪影響を及ぼす。本発明によれば、結晶欠陥の少ないGaAsを実現できるため、Si基板上に高性能な化合物半導体デバイスを実現することができる。

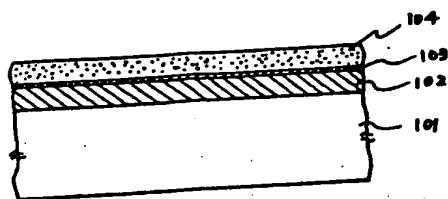
第3に、安価で大面积の半導体基板を提供することができる。Si基板は、大量の需要を背景として、直徑5インチという大面积基板が初めて安価に供給されている。しかも公害や資源枯渇の心配がない。このように思われたSi基板上にGaAs薄膜が形成でき、化合物半導体デバイスを実現できることは初めて大きな長所である。

以上述べたように、本発明は数多くの優れた効果を有するものである。

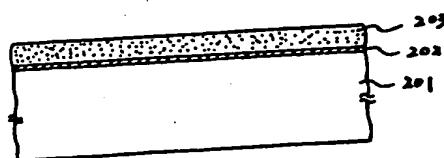
4. 図面の簡単な説明

第1図は本発明による半導体基板の構造を示す断面図である。

第2図は従来の半導体基板の構造を示す断面図



第1図



第2図

である。

第3図は本発明の半導体基板における子定数の深さ方向変化を示すグラフである。

101, 201 …… Si 単結晶基板

102 …… Si_{1-x}Ge_x 薄膜

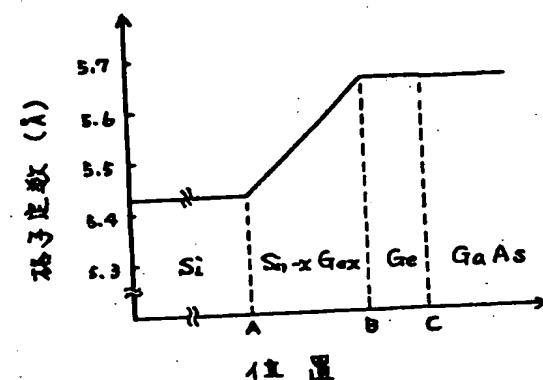
103, 202 …… Ge 薄膜

104, 203 …… GaAs 薄膜

以上

出願人 株式会社 開拓精工會

代理人弁理士 最上



第3図